



T.C.

GAZI ÜNİVERSİTESİ

TEKNOLOJİ FAKÜLTESİ

ELEKTRİK – ELEKTRONİK MÜHENDİSLİĞİ BÖLÜMÜ

EE – 303

SAYISAL TASARIM LABORATUVARI

DENEY FÖYÜ

HAZIRLAYANLAR

Arş. Gör. Aynur KOÇAK

Arş. Gör. Kezban KOÇ



DENEY 11. ARDIŞIL DEVRE TASARIMI VE YUKARI AŞAĞI SAYICILAR**Ardışıl Devre Tasarımı**

Soru: Tablo 1'de sayma düzenini (0-2-4-6-8-10-12-14-0) gerçekleştirecek devreyi JK Flip Flop'lar ile ayrı ayrı olarak tasarlayınız. Tasarladığınız devreyi BL-3002 modülü üzerindeki JK FF ile gerçekleyiniz.

Tablo 1. Oluşturulacak devrenin doğruluk tablosu

CLK	A	B	C	D	J_A	K_A	J_B	K_B	J_C	K_C	J_D	K_D
0	0	0	0	0								
1	0	0	1	0								
2	0	1	0	0								
3	0	1	1	0								
4	1	0	0	0								
5	1	0	1	0								
6	1	1	0	0								
7	1	1	1	0								
0	0	0	0	0								

JK FF geçiş Tablosu

Q(t)	Q(t+1)	J	K
0	0	0	d
0	1	1	d
1	0	d	1
1	1	d	0

 J_A

AB \ CD	00	01	11	10
00				
01				
11				
10				

 K_A

AB \ CD	00	01	11	10
00				
01				
11				
10				

 J_B

AB \ CD	00	01	11	10
00				
01				
11				
10				

 K_B

AB \ CD	00	01	11	10
00				
01				
11				
10				

J_c

AB \ CD	00	01	11	10
00				
01				
11				
10				

 K_c

AB \ CD	00	01	11	10
00				
01				
11				
10				

 J_D

AB \ CD	00	01	11	10
00				
01				
11				
10				

 K_D

AB \ CD	00	01	11	10
00				
01				
11				
10				

Yukarı Aşağı Sayıcı

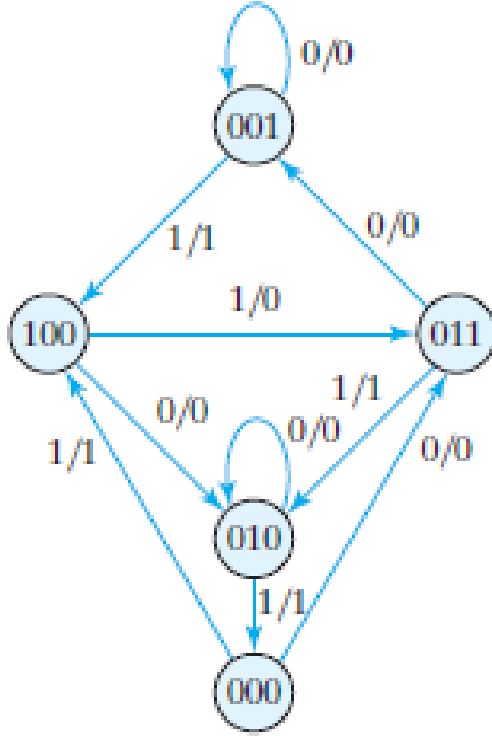
74193, programlanabilir 4 bitlik Binary yukarı-aşağı senkron sayıcı entegresidir. İstenilen sayıdan yukarı veya aşağı sayma işlemi yapabilir. Sayma işlemi için **Clear** girişi “0” ve **Load** girişi “1” olmalıdır. Yukarı sayma işlemi için **Count Up** girişine **Clock** sinyali ve **Count Down** girişine ise “1” uygulanır. Aşağı sayma işlemi için **Count Down** girişine **Clock** sinyali ve **Count Up** girişine “1” uygulanır. Sayıcıyı programlamak yani istenilen sayıdan yukarı aşağı yönde saydırmak için, **Load** girişine “1” uygulanır. Data **inputs** (D, C, B, A) girişlerine başlangıç sayısı girildikten sonra **Load** girişine “0” uygulanır ve **Clock** sinyalinin verildiği giriş ucuna bağlı olarak sayıcı yukarı veya aşağı yönde sayar. Bu sayma işlemi döngüsel olarak devam etmesi isteniyorsa yukarı sayma işleminde Carry, aşağı sayma işleminde **Borrow** çıkışı **Load** girişine bağlanmalıdır. Sayıcı işlemi nasıl olursa olsun **Clear** girişine “1” uygulandığında sayıcı çıkışları sıfırlanır. Yukarı yönlü sayma işleminde çıkışlar 1111 olduğunda Carry çıkışı ve aşağı sayma yönünde çıkışlar 0000 olduğunda **Borrow** çıkışı bir sonraki **clock** sinyali gelene kadar “0” seviyeye düşer.

Deneyin Yapılışı:

1. **BL-3002** modülünü ana üniteye yerleştirin ve B bloğunu bulun.
2. Devrenin **CLK** girişine ana üniteden 1Hz’lik kare dalga sinyali uygulayın. Saat darbeleri ana ünitedeki **pals** devresi yardımıyla manuel olarak da uygulanabilir.
3. S_3 Anahtarını “0” konumuna alarak **Load** girişine “0” uygulayın.
4. S_5 Anahtar grubu ile sayıcının ikilik tabanda başlangıç değerini girin.
5. S_3 Anahtarını “1” konumuna alarak **Load** girişine “1” uygulayın. Başlangıç değerini çıkışta gözlemleyin.
6. S_2 ve S_6 anahtarlarını “1” konumuna alın. Bu şekilde **Down** girişine “1” ve **Up** girişine CLK sinyali uygulanacak ve sayıcı yukarı doğru artacaktır. Çıkıştaki sayının her **clock palsi** geldiğinde yukarı doğru arttığını gözlemleyin.
7. S_6 Anahtarını “0” konumuna alıp sayma işlemini durdurun.
8. S_4 Anahtarını “1” nolu konuma alarak **Clear** girişine “1” uygulayıp sayıcıyı sıfırladıktan sonra bu anahtarı tekrar “0” konumuna alın.
9. S_3 Anahtarını “0” konumuna alarak **Load** girişine “0” uygulayın.
10. S_5 Anahtar grubu ile sayıcının ikilik tabanda başlangıç değerini girin.
11. S_3 Anahtarını “1” konumuna alarak **Load** girişine “1” uygulayın. Başlangıç değerini çıkışta gözlemleyin.
12. S_2 ve S_6 anahtarlarını “0” konumuna alın. Bu şekilde **Up** girişine “1” ve **Down** girişine CLK sinyali uygulanacak ve sayıcı aşağı doğru artacaktır. Çıkıştaki sayının her **clock palsi** geldiğinde aşağı doğru azaldığını gözlemleyin.
13. Yukarı ve aşağı sayma işlemi boyunca Q_A , Q_B , Q_C ve Q_D sayma çıkışları ile Carry (12 nolu ayak) ve **Borrow** (13 nolu ayak) çıkışlarındaki değişimleri gözlemleyin.
14. Q_A , Q_B , Q_C ve Q_D sayma çıkışlarını ana üniteye bağlı olarak 7 segment display girişlerine bağlayarak gözlemlerinizi tekrarlayın.

ÖDEV-1: Sıralı ardışık bir devrede üç adet flip-flop A, B, C, bir x girişi ve bir y çıkışı vardır. Durum diyagramı aşağıdaki şekilde verilen devrede, kullanılmayan durumlar fark etmez (don't care) olarak ele alınacaktır. Şekilde durum geçiş şeması verilen 3-bitlik sayıcı D-FF kullanarak sentezlenecektir.

- Devreye ait durum geçiş tablosunu bulunuz.
- FF'ların giriş fonksiyonlarını Karnaugh haritalarıyla bulunuz.
- Sayıcıya ait lojik diyagramı çiziniz.
- Tasarladığımız devrenin simülasyonunu yapınız.



ÖDEV-2:

0-9 arası sayan BCD sayıcı için sayma düzenini 9-8-7-6-5-4-3-2-1-0 olacak şekilde tasarlayınız.

